

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11186253 A**(43) Date of publication of application: **09.07.99**

(51) Int. Cl. **H01L 21/316**
H01L 21/265
H01L 21/76

(21) Application number: **10137183**(22) Date of filing: **19.05.98**(30) Priority: **19.12.97 TW 87 86119282**(71) Applicant: **NANYA SCI & TECHNOL CO LTD**

(72) Inventor: **SO TATSUJIN**
JO GIYU
CHO HAKUSHO

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

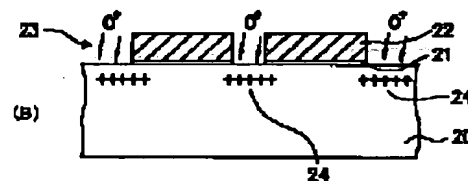
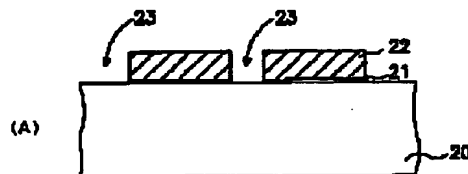
isolator is finished.

(57) Abstract

COPYRIGHT: (C)1999,JPO

PROBLEM TO BE SOLVED: To improve a semiconductor device in quality, by a method wherein an isolator which is excellent in reproducibility, uniform in thickness, and capable of preventing bird'sbeaks from being formed in a LOCOS method is formed by keeping the surface nearly flat, and stress and diffusion of a nitrogen component which occur when the isolator is formed are markedly restrained.

SOLUTION: An opening 23 is provided to a mask layer composed of a thin oxide film 21 and a silicon oxide film 22 formed on a semiconductor substrate 20 by selective etching, a part of the substrate 20 where an inter-element isolator is required to be formed is exposed through the opening 23. Oxygen ions are obliquely implanted in the exposed surface of the substrate 20 in the opening 23 to form an ion-implanted region 24 which reaches below the edge of the mask layer. Furthermore, a field oxide film serving as an inter-element isolator is formed on the exposed part of the semiconductor substrate 20 through a thermal oxidation growth method. Furthermore, the mask layer is removed, and thus the formation of an inter-element



* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The manufacture approach of the semiconductor device using the selective oxidation method which is characterized by providing the following and which is used for separation of a semiconductor device The process which forms a mask layer on the front face of a semiconductor substrate The process which etches said mask layer alternatively and forms opening in said mask layer The process in which oxygen ion is aslant driven into the semi-conductor substrate of said method of an opening subordinate, and the range forms the ion-implantation field of said mask layer edge attained caudad The process which forms field oxide in the semi-conductor substrate exposed through said opening using a thermal oxidation grown method

[Claim 2] Said mask layer is the manufacture approach of the semiconductor device according to claim 1 characterized by having an oxide film and a silicon nitride at least.

[Claim 3] The manufacture approach of the semiconductor device according to claim 2 characterized by the thickness of said oxide film being 50A - 200A.

[Claim 4] The manufacture approach of the semiconductor device according to claim 2 or 3 characterized by the thickness of said silicon nitride being 500A - 2000A.

[Claim 5] Said mask layer is the manufacture approach of the semiconductor device according to claim 2 to 4 which has the polish recon film further and is characterized by the thickness of said polish recon film being 200A - 1000A.

[Claim 6] The process which pours in said oxygen ion is the manufacture approach of the semiconductor device according to claim 1 to 5 which the impregnation energy is 50-150KeV, and is characterized by carrying out the injection rate by $1 \times 10^{15} - 1 \times 10^{17}$ atoms/cm².

[Claim 7] Said thermal oxidation grown method is the manufacture approach of the semiconductor device according to claim 1 to 6 characterized by carrying out at the temperature of 800-1100 degrees C.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to manufacture of a semiconductor integrated circuit, especially the manufacture approach of the semiconductor device using the component separation method in a semiconductor device.

[0002]

[Description of the Prior Art] In recent years, the increment of the number of the semiconductor devices carried in one wafer is being enhanced with development of a semiconductor integrated circuit manufacturing technology. The semiconductor device itself is continuing detailed-ization as such high integration progresses, and the wiring width of face used with a production line is already contained in the field of submicron order. However, in this way, however detailed a semiconductor device may be, if between the semiconductor devices on a wafer is not separated moderately, a good semiconductor device cannot be manufactured. This technique being called component separation technology (Device Isolation Technology) generally, and forming a separation object between semiconductor devices first, then maintaining the isolation effectiveness by that separation object, area of a separation object is made as small as possible, and opening is made and it sets it as the main purposes to carry as many semiconductor devices as possible.

[0003] The selective oxidation method (the LOCOS method is told to below) is widely used as separation technology of current and a semiconductor device. That reason is that between semiconductor devices is effectively separable by forming the insulating layer which consists of a thick oxide film by this LOCOS method between semiconductor devices. as the example — drawing of longitudinal section of drawing 4 (A) and drawing 4 (B) — using — LOCOS — the separation process of the general semiconductor device by law is explained below at a detail.

[0004] First, the oxide film 11 thin as a mask layer and the silicon nitride 12 are formed in order, for example on the semi-conductor substrates 10, such as a silicon wafer. Then, as shown in drawing 4 (A), by performing optical exposure and etching processing, the silicon nitride 12 and the thin oxide film 11 carry out patterning by forming opening 13 in these oxide films 11 and silicon nitrides 12, and the part of the semi-conductor substrate 10 to form an isolation object in is exposed from opening 13.

[0005] Then, as shown in drawing 4 (B), a thermal oxidation grown method is enforced. For example, by putting in the substrate equipment with which the mask layer (silicon nitride 12+ oxide film 11) as shown in drawing 4 (A) was formed in an elevated-temperature furnace, setting the internal temperature as 800 degrees C - 1100 degrees C, and passing the gas which contained oxygen in the elevated-temperature furnace, oxidation reaction is urged to the silicon wafer exposed through opening 13, and thick field oxide 14 is formed. The active field of a semiconductor device is formed between the parts in which field oxide 14 was formed. At the time of formation of this field oxide 14, since that oxidation rate of the silicon nitride 12 is far smaller than the silicon wafer of the semi-conductor substrate 10, the role of a mask has been played, and field oxide 14 will be formed in the part (part of the semi-conductor substrate 10 exposed through opening 13) of the semi-conductor substrate 10 which is not covered by the silicon nitride 12 for this reason. The mask layer which finally consists of a silicon nitride 12 and a thin oxide film 11 is removed, and isolation is completed by field oxide 14.

[0006]

[Problem(s) to be Solved by the Invention] the conventional LOCOS explained above — law is easy a production process, and since it moreover excels in the separation effectiveness of a semiconductor device, generally it is adopted widely.

[0007] however — if it becomes the process which detailed-ization of a semiconductor device progresses and treats the magnitude of submicron order — the above-mentioned conventional LOCOS — many faults arise in law.

[0008] First, as the 1st fault, in case the above field oxide 14 is formed, the range where oxidation reaction occurs for the diffusion of oxygen is expanded to both longitudinal directions like drawing 4 (B) from opening 13. For this reason, field oxide 14 is formed also in the method side of an edge subordinate of the silicon nitride 12 and the thin oxide film 11, and, as for field oxide 14, structure like the beak of a bird is formed in that edge. This is called BAZU beak (Bird's beak).

[0009] Moreover, the component containing the nitrogen which is in the part which is committed and compressive stress commits on the front face of the silicon nitride 12 owing to the pressure from a BAZU beak at the time of this BAZU beak formation as the 2nd fault will be spread even into the part which pull strength commits on the interface of the thin, oxide film 11 just below and the silicon wafer of the semi-conductor substrate 10, and will form the silicon nitride 15 through an operation with silicon. Since this silicon nitride 15 acts as a mask in case this grows up the gate oxide of a semiconductor device behind, the gate oxide of that location will become thin. If this silicon oxide 15 is observed with an optical microscope, since it is presenting band-like [white] at the edge of the active field of a semiconductor device, it is called the White ribbon (White ribbon). This White ribbon effectiveness influences the quality of a semiconductor device.

[0010] Furthermore, since the volume will increase by about 2.2 times if silicon oxidizes and it becomes diacid-ized silicon as the 3rd fault at the time of formation of field oxide 14, field oxide 14 projects from the front-face side of the silicon wafer of the semi-conductor substrate 10, and forms a non-invagination front face (non-recessed surface). This is contrary to the conditions of flattening.

[0011] Furthermore, since the volume of silicon is expanded also to a longitudinal direction as the 4th fault in case field oxide 14 is formed, big stress works also to the active field of a semiconductor device, and many lattice defects arise near a BAZU beak. If it becomes like this, the leakage of the current in the interface will increase, and the dependability of a semiconductor device will fall.

[0012] Furthermore, as the 5th fault, the thickness of the field oxide 14 formed becomes thin, so that opening of opening 13 is narrow when processing by the thermal oxidation grown method is carried out between coincidence since the inflow rate to the silicon wafer of the gas which contained oxygen in the thermal oxidation grown method changes with magnitude of opening 13. The point of not excelling in such repeatability is also one of the ***** faults about effect at the isolation effectiveness.

[0013] then, the 1- the conventional LOCOS which was mentioned to the 5th — many separation methods of a semiconductor device are developed and proposed in order to improve the fault of law. For example, the component separation method by Horing and others which performs two steps of oxidation treatments using two or more mask technique is indicated by U.S. Pat. No. 4,211,582. moreover, LOCOS similarly

according to Ravaglia and others in U.S. Pat. No. 4,868,136 — the component separation method which combined law and a ***** technique is indicated. However, the fault without the front face flat even if it uses these amelioration component separation methods [like] which is not excellent in repeatability with a low production rate and where a production process is complicated is still unsolved.

[0014] By this invention's solving the above-mentioned conventional problem, and adding amelioration to the isolation process in a semiconductor device the conventional LOCOS — even if prevent formation of the BAZU beak which is the fault of law, it excels also in repeatability, thickness forms an equal separation object and this separation object is formed in coincidence — abbreviation, maintaining a flat front face Diffusion of the stress generated when forming a separation object, or a nitrogen component can be controlled sharply, and it aims at offering the manufacture approach of the semiconductor device which can raise the quality of a semiconductor device.

[0015]

[Means for Solving the Problem] In the manufacture approach of the semiconductor device using law LOCOS by which the manufacture approach of the semiconductor device of this invention is used for separation of a semiconductor device — Oxygen ion is aslant driven into the process which forms a mask layer on the front face of a semi-conductor substrate, the process which etches a mask layer alternatively and forms opening in a mask layer, and the semi-conductor substrate of the method of an opening subordinate. The range is characterized by having the process which forms the ion-implantation field of said mask layer edge attained caudad, and the process which forms field oxide in the semi-conductor substrate exposed through opening using a thermal oxidation grown method.

[0016] He drives oxygen ion into a semi-conductor substrate aslant, and is trying to distribute oxygen ion also down the mask layer edge in the impregnation process of oxygen ion by this configuration. Then, a separation object is formed in the impregnation field of oxygen ion by the LOCOS method. In order that the oxygen ion of the mask layer edge lower part part driven in on the preceding paragraph story may act each other with the silicon of a semi-conductor substrate at this time, the thickness of a separation object becomes equal and formation of a BAZU beak like before is prevented because the rate of reaction of this mask layer edge lower part part also increases. By formation prevention of this BAZU beak, diffusion of the stress generated at the time of BAZU beak formation or a nitrogen component can control sharply, and becomes possible [the thing of a semiconductor device to do for upgrading]. moreover, since oxygen ion is poured in beforehand, oxidation reaction time is shortened, and it is alike deeper, field oxide is formed, and it becomes possible to raise more the display flatness of a semi-conductor substrate front face. Since it succeeds in the oxygen ion implantation beforehand, it is possible to gather the oxidation rate at the time of enforcing a thermal oxidation grown method, and the degree from which the thickness of field oxide changes by change of some of magnitude of opening of opening 23 is controlled, it excels also in repeatability, and the thickness of a separation object becomes equal. Thus, many faults of the conventional LOCOS method may be improved.

[0017] Moreover, the mask layer in the manufacture approach of the semiconductor device of this invention has the oxide film and the silicon nitride at least. In this case, as for this mask layer, it is desirable that it is the three-tiered structure of an oxide film, the two-layer structure of a silicon nitride or a thin oxide film, the polish recon film, and a silicon nitride. Thus, the stress which prepares the polish recon film between a thin oxide film and a silicon nitride, and is committed in a three-tiered structure, then a separation object may be eased more effectively.

[0018] Furthermore, in the manufacture approach of the semiconductor device of this invention, the thickness of a thin oxide film is 50A – 200A, the thickness of a silicon nitride is 500A – 2000A, and, as for the thickness of the polish recon film, it is desirable that it is 200A – 1000A.

[0019] Furthermore, in the manufacture approach of the semiconductor device of this invention, the impregnation energy is 50–150KeV, and, as for the process which pours in oxygen ion, it is desirable that the injection rate is set as $1 \times 10^{15} - 1 \times 10^{17}$ atoms/cm². Moreover, as for the operation temperature of a thermal oxidation grown method, in the manufacture approach of the semiconductor device of this invention, it is desirable to be set as 800–1100 degrees C.

[0020]

[Embodiment of the Invention] Hereafter, the operation gestalt of the manufacture approach of the semiconductor device concerning this invention is explained to a detail with reference to a drawing.

[0021] Drawing 1 (A), drawing 1 (B), drawing 2 (A), and drawing 2 (B) show the outline configuration of each production process of the semiconductor device in 1 operation gestalt of this invention, and drawing of longitudinal section [in / in drawing 1 (A) / the formation process of a mask layer], drawing of longitudinal section which can set drawing 1 (B) like oxygen ion grouting, drawing of longitudinal section [in / in drawing 2 (A) / the formation process of field oxide], and drawing 2 (B) are drawings of longitudinal section in the removal process of a mask layer.

[0022] As shown in drawing 1 (A), the mask layer of the two-layer structure of the thin oxide film (pad oxide layer) 21 and the silicon nitride 22 is formed on the semi-conductor substrate 20. Then, opening 23 is formed in a mask layer so that this mask layer may be etched alternatively and a mask layer may serve as a predetermined pattern.

[0023] For example, the thin oxide film 21 whose thickness is 50–200A is formed on the front face of the silicon wafer of this semi-conductor substrate 20 using a chemistry steamy method (CVD method) or a thermal oxidation grown method, and the silicon nitride 22 whose thickness is 500–2000A is made to deposit on the front face of that thin oxide film 21 further using a CVD method. Then, by performing optical exposure and etching processing, opening 23 is formed in these thin oxide films 21 and silicon nitrides 22, and the silicon nitride 22 and the thin oxide film 21 are patternized. Thus, the semi-conductor substrate 20 of a part to form the below-mentioned field oxide 25 as a separation object between semiconductor devices in is exposed through opening 23.

[0024] Next, as shown in drawing 1 (B), oxygen ion (O⁺) is aslant driven in through the opening 23 of the semi-conductor substrate 20, and the oxygen ion-implantation field 24 is formed. As for the impregnation energy and the injection rate of oxygen ion, at this time, it is desirable to adjust so that the need of each production process may be balanced. For example, with this operation gestalt, the impregnation energy of oxygen ion is 50–150KeV, and the injection rate is set as $1 \times 10^{15} - 1 \times 10^{17}$ atom/cm². Moreover, since oxygen ion is aslant poured in at this time, from the part which the silicon wafer exposed through opening 23, that range was expanded even to both the longitudinal directions in drawing 1 (B), and has arrived at the lower part location of a mask layer edge, for example.

[0025] Then, as shown in drawing 2 (A), field oxide 25 is formed in the silicon wafer exposed through opening 23 using a thermal oxidation grown method. For example, while putting the substrate equipment which finished like oxygen ion grouting as shown in drawing 1 (B) into an elevated-temperature furnace and setting temperature as 800 degrees C – 1100 degrees C By passing the gas containing oxygen in this elevated-temperature furnace, oxidation reaction of the silicon wafer exposed through opening 23 is urged, thick field oxide 25 is formed in that exposed semi-conductor substrate 20 of a part, and the range of the active field of a semiconductor device is set up. Since the oxygen ion driven into the semi-conductor substrate 20 through the opening 23 besides the gas which contained the oxygen which flows by diffusion in formation of field oxide 25 at this time also participates in oxidation reaction, the whole oxidation rate can be gathered. In this way, the thickness of the field oxide 25 formed becomes equal in the direction of a flat surface of the semi-conductor substrate 20. therefore, the field oxide 25 formed in the edge of a mask layer lower part — the part of middle, and the large another place — since it becomes the same thickness, a BAZU beak like conventional drawing 4 (B) is not formed.

[0026] Finally the silicon nitride 22 of the two-layer structure which is a mask layer, and the thin oxide film 21 can be removed in order, and it can leave only the field oxide 25 by which abbreviation flattening was carried out. For example, if the solution which removed the silicon nitride 22 first and contained the hydrofluoric acid continuously with the heated phosphoric acid solution removes the thin oxide film 21, formation of the

separation object between the semiconductor devices which consisted of field oxide 25 as shown in drawing 2 (B) will be completed.

[0027] Therefore, as compared with a Prior art, there are many advantages in the formation process of the components separation object by this invention as follows. Since oxygen ion is injected into the semi-conductor substrate 20 of a part (part of the silicon wafer exposed through opening 23) to form a components separation object in as the 1st advantage of this invention and the oxygen ion-implantation field 24 is formed, the oxidation rate at the time of enforcing a thermal oxidation grown method can be gathered. And since oxygen ion is driven in aslant, the edge of the oxygen ion-implantation field 24 arrives at the lower part location of a mask layer, and the thickness of the components separation object therefore formed becomes equal in the direction of a substrate flat surface, and can prevent formation of the conventional BAZU beak. By formation prevention of this BAZU beak, diffusion of the stress generated at the time of BAZU beak formation or a nitrogen component can control sharply, and upgrading of a semiconductor device can be planned.

[0028] moreover, since oxygen ion is beforehand injected into the exposed part through the opening 23 of the semi-conductor substrate 20 as the 2nd advantage of this invention, the time amount of oxidation reaction can be shortened, and the semi-conductor substrate 20 can be alike deeper, and field oxide 15 can be formed. Therefore, the display flatness of semi-conductor substrate 20 front face can be raised more, and it is advantageous to application of a multilayering process.

[0029] Furthermore, since the oxygen ion-implantation field 24 is formed beforehand and the oxidation rate at the time of enforcing a thermal oxidation grown method can be gathered as the 3rd advantage of this invention, the degree from which the thickness of field oxide 25 changes by change of some of magnitude of opening of opening 23 can be controlled, it excels also in repeatability, and the thickness of a separation object becomes equal.

[0030] Furthermore, the amelioration component separation method in this invention can suit completely with the present component separation method as the 4th advantage of this invention, and the various above-mentioned faults of a well-known technique can be improved only by adding the process which drives in oxygen ion aslant. Therefore, each formation process of a components separation object is not complicated, but the steep increment in a manufacturing cost is also avoided uninfluent in productive efficiency.

[0031] In addition, although the above explained this invention by the radical of relation with a desirable operation gestalt, the contents of this operation gestalt are not the things of those meanings limited to seeing about the range of this invention. This operation gestalt is chosen in order to explain radical Motohara ** and the example of this invention by the optimal approach, and if it is those who had full knowledge on the technique concerned, it can add modification and embellishment in the range which does not escape from the pneuma and the field of this invention. Therefore, the protection range of this invention is based on a claim.

[0032] Moreover, with this operation gestalt, as shown in drawing 1 (A), the mask layer was made into the two-layer structure of the thin oxide film 21 and the silicon nitride 22, but a mask layer can also be made into the three-tiered structure of the thin oxide film 21, the polish recon film 26, and the silicon nitride 22 as shown in drawing 3. Thus, when the polish recon film 26 with a thickness of about 200-1000A was formed between the silicon nitride 22 of a mask layer, and the thin oxide film 21 and field oxide 25 is formed at a subsequent process, the stress committed in the isolation object which constitutes the field oxide 25 can be eased more effectively.

[0033]

[Effect of the Invention] after driving oxygen ion into a semi-conductor substrate aslant in the impregnation process of oxygen ion as mentioned above according to this invention — LOCOS — since a separation object is formed in the impregnation field of oxygen ion by law, the thickness of a separation object becomes equal and formation of a BAZU beak like before can be prevented because the rate of reaction of a mask layer edge lower part part also increases.

[0034] Moreover, by formation prevention of this BAZU beak, conventionally, diffusion of the stress generated at the time of BAZU beak formation or a nitrogen component can be controlled sharply, and the quality of a semiconductor device can be raised.

[0035] furthermore, in this way, since oxygen ion is poured in beforehand, the display flatness of a semi-conductor substrate front face can be raised more by oxidation reaction time being shortened, and it being alike deeper, and field oxide being formed. Moreover, since oxygen ion is poured in beforehand, the oxidation rate at the time of enforcing a thermal oxidation grown method can be gathered, the degree from which the thickness of field oxide changes by change of some of magnitude of opening of opening can be controlled, it excels in repeatability, and thickness of a separation object can be equalized.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The outline configuration of each production process of the semiconductor device in 1 operation gestalt of this invention is shown, and drawing of longitudinal section [in / in (A) / the formation process of a mask layer] and (B) are drawings of longitudinal section which can be set like oxygen ion grouting.

[Drawing 2] The outline configuration of each production process of the semiconductor device in 1 operation gestalt of this invention is shown, and drawing of longitudinal section [in / in (A) / the formation process of field oxide] and (B) are drawings of longitudinal section in the removal process of a mask layer.

[Drawing 3] It is drawing of longitudinal section showing the outline configuration of the formation process of the mask layer of the semiconductor device in other operation gestalten of this invention.

[Drawing 4] It is drawing of longitudinal section of each process at the time of forming a components separation object using the conventional LOCOS method.

[Description of Notations]

- 20 Semi-conductor Substrate
- 21 Oxide Film
- 22 Silicon Nitride
- 23 Opening
- 24 Oxygen Ion-Implantation Field
- 25 Field Oxide
- 26 Polish Recon Film

[Translation done.]

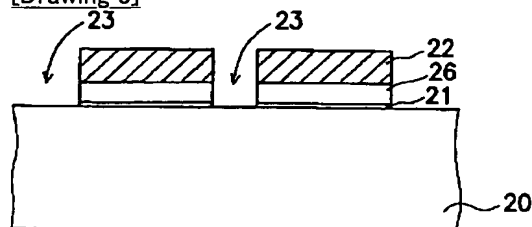
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

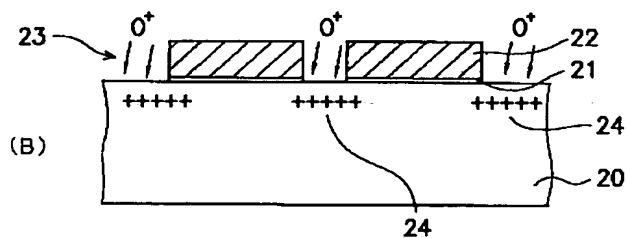
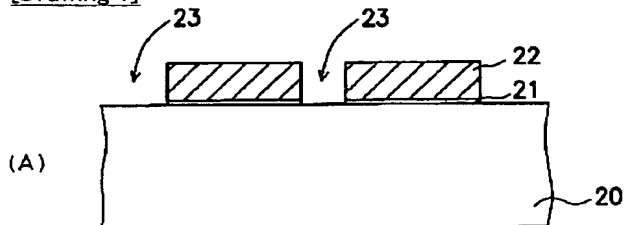
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

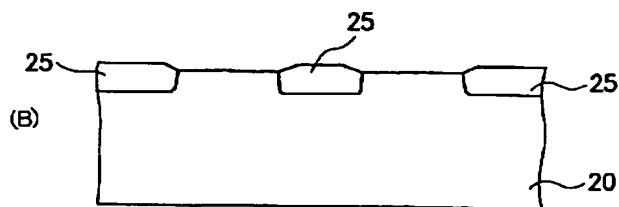
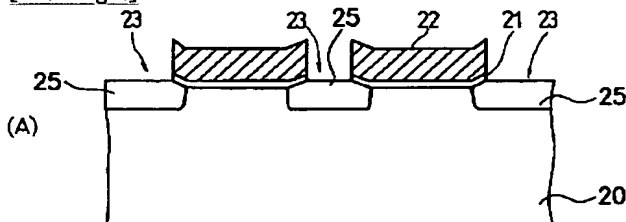
[Drawing 3]



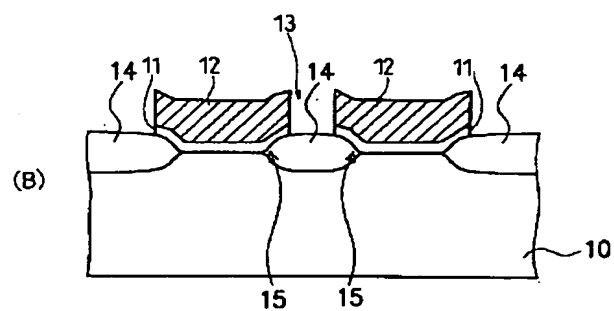
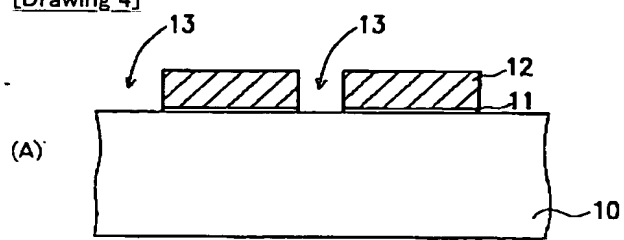
[Drawing 1]



[Drawing 2]



• [Drawing 4]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-186253

(43) 公開日 平成11年(1999) 7月9日

(51) Int.Cl.⁹

識別記号

F I

H 0 1 L 21/316

H 0 1 L 21/94

A

21/265

21/265

J

21/76

21/76

M

R

審査請求 有 請求項の数 7 O L (全 6 頁)

(21) 出願番号 特願平10-137183

(22) 出願日 平成10年(1998) 5月19日

(31) 優先権主張番号 8 6 1 1 9 2 8 2

(32) 優先日 1997年12月19日

(33) 優先権主張国 台湾 (T W)

(71) 出願人 598065263

南▲亜▼科技股▲分▼有限公司

台湾桃園縣蘆竹鄉南▲かん▼路一段336号

(72) 発明者 莊 達人

台湾台北市銅山街18之1号7楼

(72) 発明者 徐 發裕

台湾台北市貴陽街2段50号3楼

(72) 発明者 張 博勝

台湾南投市中山街198号

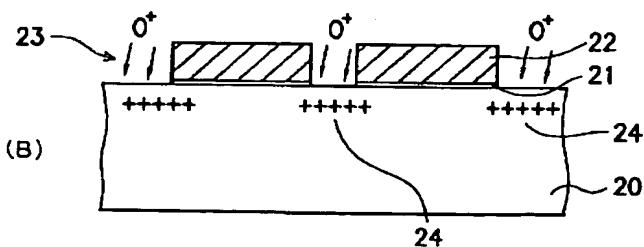
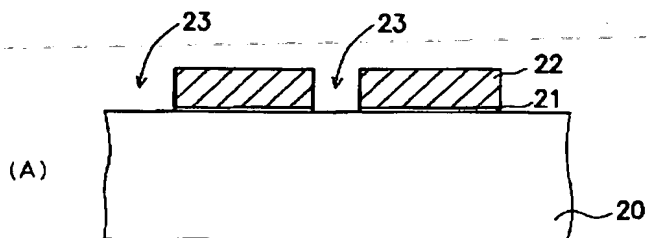
(74) 代理人 弁理士 小谷 悦司 (外 2 名)

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】 (修正有)

【課題】 LOCOS法におけるバースピークの形成を防ぎ再現性にも優れて厚さが均等な分離物を形成し、同時に、この分離物が形成されても略平坦な表面を維持しつつ、分離物を形成するときに発生する応力や窒素成分の拡散を大幅に抑制して、半導体素子の品質を向上させる。

【解決手段】 半導体基板 20 上に形成された薄い酸化膜 21 とシリコン窒化膜 22 のマスク層を選択的にエッチングして開口部 23 を形成し、素子間分離物を形成したい部分の半導体基板 20 を、開口部 23 を介して露出させる。この開口部 23 の下方の半導体基板 20 に酸素イオンを斜めに打ち込み、その範囲がマスク層端部の下方に達するイオン注入領域 24 を形成する。さらに、熱酸化成長法を利用して、露出した部分の半導体基板 20 に素子間分離物となるフィールド酸化膜を形成する。さらに、そのマスク層を除去して半導体素子の分離物形成工程を完了する。



【特許請求の範囲】

【請求項1】 半導体素子の分離に使用される選択酸化法を用いた半導体装置の製造方法において、半導体基板の表面上にマスク層を形成する工程と、前記マスク層を選択的にエッチングして前記マスク層に開口部を形成する工程と、前記開口部下方の半導体基板に酸素イオンを斜めに打ち込んで、範囲が前記マスク層端部の下方に達するイオン注入領域を形成する工程と、熱酸化成長法を利用して、前記開口部を介して露出した半導体基板にフィールド酸化膜を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】 前記マスク層は、少なくとも酸化膜とシリコン窒化膜を有したことを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】 前記酸化膜の厚さが50Å～200Åであることを特徴とする請求項2に記載の半導体装置の製造方法。

【請求項4】 前記シリコン窒化膜の厚さが500Å～2000Åであることを特徴とする請求項2または3に記載の半導体装置の製造方法。

【請求項5】 前記マスク層はポリシリコン膜をさらに有し、前記ポリシリコン膜の厚さが200Å～1000Åであることを特徴とする請求項2乃至4のいずれかに記載の半導体装置の製造方法。

【請求項6】 前記酸素イオンを注入する工程は、その注入エネルギーが50～150KeVで、その注入量が $1 \times 10^{15} \sim 1 \times 10^{17}$ atoms/cm²で実施されることを特徴とする請求項1乃至5のいずれかに記載の半導体装置の製造方法。

【請求項7】 前記熱酸化成長法は800～1100℃の温度で実施されることを特徴とする請求項1乃至6のいずれかに記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えば半導体集積回路の製造、特に半導体装置における素子分離法を用いた半導体装置の製造方法に関する。

【0002】

【従来の技術】 近年、半導体集積回路製造技術の発展とともに、ウェーハ1枚に搭載される半導体素子の数は増加の一途をたどっている。このような高集積化が進むにつれて半導体素子自体も微細化を続けており、生産ラインで使用される配線幅はすでにサブミクロンオーダーの領域に入っている。しかし、このように、半導体素子が如何に微細であっても、ウェーハ上の半導体素子の間が適度に分離されていなければ良質な半導体素子を製造することはできない。この技術は一般に素子分離技術 (Device Isolation Technology) と呼ばれており、まず、半導体素子の間に分離物を形成し、続いて、その分離物

による素子分離効果を維持しながら分離物の面積を可能な限り小さくして開口部をつくりだし、できるだけ多くの半導体素子を載せることを主な目的としている。

【0003】 現在、半導体素子の分離技術として選択酸化法 (以下にLOCOS法という) が広く使用されている。その理由は、このLOCOS法によって厚い酸化膜からなる絶縁層を半導体素子間に形成することで半導体素子間を有効に分離できるからである。その一例として、図4 (A) および図4 (B) の縦断面図を用いてLOCOS法による一般的な半導体素子の分離プロセスを以下に詳細に説明する。

【0004】 先ず、例えばシリコンウェーハなどの半導体基板10上に、マスク層として薄い酸化膜11とシリコン窒化膜12を順に形成する。続いて、図4 (A) に示すように、光露光とエッチング処理を施すことによってこれらの酸化膜11とシリコン窒化膜12に開口部13を形成することで、シリコン窒化膜12と薄い酸化膜11のパターニングし、素子分離物を形成したい半導体基板10の部分を開口部13から露出させる。

【0005】 続いて、図4 (B) に示すように熱酸化成長法を実施する。例えば図4 (A) に示すようなマスク層 (シリコン窒化膜12+酸化膜11) が形成された基板装置を高温炉内に入れてその内部温度を800℃～1100℃に設定し、その高温炉内に酸素を含んだガスを流すことによって、開口部13を介して露出したシリコンウェーハに対して酸化反応を促して厚いフィールド酸化膜14を形成する。フィールド酸化膜14を形成した部分間に半導体素子のアクティブ領域が形成される。このフィールド酸化膜14の形成時に、シリコン窒化膜12は、その酸化速度が半導体基板10のシリコンウェーハより遥かに小さいためマスクの役割を果たしており、このためシリコン窒化膜12で覆われていない半導体基板10の部分 (開口部13を介して露出した半導体基板10の部分) にフィールド酸化膜14が形成されることになる。最後に、シリコン窒化膜12と薄い酸化膜11よりなるマスク層を除去して、フィールド酸化膜14により素子分離が完了する。

【0006】

【発明が解決しようとする課題】 以上に説明した従来のLOCOS法は、製造工程が簡単でしかも半導体素子の分離効果に優れているため広く一般に採用されている。

【0007】 しかし、半導体素子の微細化が進みサブミクロンオーダーの大きさを扱うような工程になると、上記従来のLOCOS法では多くの欠点が生じる。

【0008】 まず、第1の欠点として、上記のようなフィールド酸化膜14を形成する際に、酸素の拡散作用のため酸化反応が起きる範囲が開口部13から図4 (B) のように両横方向に拡大する。このため、フィールド酸化膜14はシリコン窒化膜12と薄い酸化膜11の端部下方側にも形成され、フィールド酸化膜14はその端部

に鳥のくちばしのような構造が形成される。これを、バースピーク (Bird's beak) という。

【0009】また、第2の欠点として、このバースピーク形成時にバースピークからの圧力が原因で、シリコン窒化膜12の表面で圧縮応力が働く部分にある窒素を含んだ成分が、すぐ下の薄い酸化膜11と半導体基板10のシリコンウェーハとの界面上で引張り力が働く部分にまで拡散し、シリコンとの作用を経てシリコン窒化膜15を形成してしまう。これは後に、半導体素子のゲート酸化膜を成長させる際に、このシリコン窒化膜15がマスクとして作用するため、その場所のゲート酸化膜が薄くなってしまふ。このシリコン酸化膜15は、光学顕微鏡で観察すると、半導体素子のアクティブ領域の端部で白い帯状を呈しているため、ホワイトトリボン (White ribbon) と呼ばれている。このホワイトトリボン効果は半導体素子の品質を左右する。

【0010】さらに、第3の欠点として、フィールド酸化膜14の形成時に、シリコンが酸化されて二酸化シリコンになると体積が約2.2倍に増えるため、フィールド酸化膜14が半導体基板10のシリコンウェーハの表面側から突出して非陥入表面 (non-recessed surface) を形成する。これは、平坦化の条件に反する。

【0011】さらに、第4の欠点として、フィールド酸化膜14が形成される際にシリコンの体積が横方向にも拡大するため、半導体素子のアクティブ領域にも大きな応力が働いてバースピーク付近に格子欠陥がたくさん生じる。こうなると、その界面における電流の漏れが増えて半導体素子の信頼性が低下する。

【0012】さらに、第5の欠点として、熱酸化成長法において、酸素を含んだガスのシリコンウェーハへの流入速度は開口部13の大きさによって異なるため、熱酸化成長法による処理を同時時間実施した場合、開口部13の開口が狭いほど、形成されるフィールド酸化膜14の厚さが薄くなる。このような再現性に優れない点もまた、素子分離効果に影響をおよぼす欠点の1つである。

【0013】そこで、第1～第5に挙げたような従来のLOCOS法の欠点を改善する目的で半導体素子の分離法が数多く開発され提案されている。例えば、米国特許第4,211,582号には、Horingらによる、複数次のマスク技術を利用して2段階の酸化処理をおこなう素子分離法が記載されている。また、同じく米国特許第4,868,136号には、Ravagliaらによる、LOCOS法と溝掘り技術とを組み合わせた素子分離法が記載されている。しかし、これらのような改良素子分離法を使用しても、生産率が低い、再現性に優れない、製造工程が複雑である、表面が平坦でないなどの欠点は依然として未解決のままである。

【0014】本発明は、上記従来の問題を解決するもので、半導体装置における素子分離プロセスに改良を加えることによって、従来のLOCOS法の欠点であるバース

スピークの形成を防ぎ再現性にも優れて厚さが均等な分離物を形成し、同時に、この分離物が形成されても略平坦な表面を維持しつつ、分離物を形成するときに発生する応力や窒素成分の拡散を大幅に抑制することができ、半導体素子の品質を向上させることができる半導体装置の製造方法を提供することを目的とする。

【0015】

【課題を解決するための手段】本発明の半導体装置の製造方法は、半導体素子の分離に使用されるLOCOS法を用いた半導体装置の製造方法において、半導体基板の表面上にマスク層を形成する工程と、マスク層を選択的にエッチングしてマスク層に開口部を形成する工程と、開口部下方の半導体基板に酸素イオンを斜めに打ち込んで、範囲が前記マスク層端部の下方に達するイオン注入領域を形成する工程と、熱酸化成長法を利用して、開口部を介して露出した半導体基板にフィールド酸化膜を形成する工程とを有することを特徴とするものである。

【0016】この構成により、酸素イオンの注入工程において、半導体基板に酸素イオンを斜めに打ち込んで、酸素イオンがマスク層端部の下方にも分布するようにしている。続いて、LOCOS法によって酸素イオンの注入領域に分離物を形成する。このとき、前段階で打ち込まれたマスク層端部下方部分の酸素イオンが半導体基板のシリコンと作用し合うため、このマスク層端部下方部分の反応速度も増すことで、分離物の厚さが均等になり、従来のようなバースピークの形成が防止される。このバースピークの形成防止によって、バースピーク形成時に発生する応力や窒素成分の拡散が大幅に抑制可能で、半導体素子の品質向上させることが可能となる。また、予め酸素イオンが注入されているので、酸化反応時間が短縮され、かつ、より奥深くにフィールド酸化膜が形成されて、半導体基板表面の平坦度をより高めることが可能となる。予め酸素イオン注入が為されているので、熱酸化成長法を実施する際の酸化速度を増すことが可能で、開口部23の開口の大きさの多少の変化でフィールド酸化膜の厚さが変化する度合いが抑制されて、再現性にも優れ分離物の厚さが均等になる。このようにして、従来のLOCOS法の多くの欠点が改善され得る。

【0017】また、本発明の半導体装置の製造方法におけるマスク層は、少なくとも酸化膜とシリコン窒化膜を有している。この場合、このマスク層は、酸化膜とシリコン窒化膜の2層構造か、または薄い酸化膜、ポリシリコン膜、シリコン窒化膜の3層構造であることが好ましい。このようにして、薄い酸化膜とシリコン窒化膜との間にポリシリコン膜を設けて3層構造とすれば、分離物に働く応力がより効果的に緩和され得る。

【0018】さらに、本発明の半導体装置の製造方法において、薄い酸化膜の厚さは50Å～200Åで、シリコン窒化膜の厚さは500Å～2000Åで、ポリシリコン膜の厚さは200Å～1000Åであることが好ま

しい。

【0019】さらに、本発明の半導体装置の製造方法において、酸素イオンを注入する工程は、その注入エネルギーが50~150KeVで、その注入量が $1 \times 10^{15} \sim 1 \times 10^{17} \text{ atoms/cm}^2$ に設定されることが好ましい。また、本発明の半導体装置の製造方法において、熱酸化成長法の実施温度は800~1100℃に設定されることが好ましい。

【0020】

【発明の実施の形態】以下、本発明に係る半導体装置の製造方法の実施形態について図面を参照して詳細に説明する。

【0021】図1(A)、図1(B)、図2(A)および図2(B)は本発明の一実施形態における半導体装置の各製造工程の概略構成を示しており、図1(A)はマスク層の形成工程における縦断面図、図1(B)は酸素イオン注入工程における縦断面図、図2(A)はフィールド酸化膜の形成工程における縦断面図、図2(B)はマスク層の除去工程における縦断面図である。

【0022】図1(A)に示すように、半導体基板20上に、薄い酸化膜(pad oxide layer)21とシリコン窒化膜22の2層構造のマスク層を形成する。続いて、このマスク層を選択的にエッチングしてマスク層が所定のパターンとなるようにマスク層に開口部23を形成する。

【0023】例えば、この半導体基板20のシリコンウェーハの表面上に、化学蒸気法(CVD法)または熱酸化成長法を利用して厚さが50~200Åの薄い酸化膜21を形成し、さらに、その薄い酸化膜21の表面上にCVD法を利用して厚さが500~2000Åのシリコン窒化膜22を堆積させる。続いて、光露光とエッチング処理を施すことによってこれらの薄い酸化膜21とシリコン窒化膜22に開口部23を形成して、シリコン窒化膜22と薄い酸化膜21をパターン化する。このようにして、半導体素子間の分離物としての後述のフィールド酸化膜25を形成したい部分の半導体基板20を、開口部23を介して露出させる。

【0024】次に、図1(B)に示すように、酸素イオン(O^+)を半導体基板20の開口部23を介して斜めに打ち込んで酸素イオン注入領域24を形成する。このとき、酸素イオンの注入エネルギーと注入量は、各製造工程の需要に見合うように調整するのが好ましい。例えば本実施形態では、酸素イオンの注入エネルギーは50~150KeVで、また、その注入量は $1 \times 10^{15} \sim 1 \times 10^{17} \text{ atom/cm}^2$ に設定されている。また、このとき、酸素イオンは斜めに注入されるため、その分布範囲は開口部23を介してシリコンウェーハが露出した部分から、例えば図1(B)における両横方向にまで拡大してマスク層端部の下方向位置に達している。

【0025】続いて、図2(A)に示すように、熱酸化

成長法を利用して、開口部23を介して露出したシリコンウェーハにフィールド酸化膜25を形成する。例えば、図1(B)に示すような酸素イオン注入工程を終えた基板装置を高温炉に入れて温度を800℃~1100℃に設定すると共に、この高温炉内に酸素を含んだガスを流すことによって、開口部23を介して露出したシリコンウェーハの酸化反応を促して、その露出した部分の半導体基板20に厚いフィールド酸化膜25を形成し、半導体素子のアクティブ領域の範囲が設定される。このとき、フィールド酸化膜25の形成において、拡散によって流入する酸素を含んだガスのほか、開口部23を介して半導体基板20に打ち込まれた酸素イオンも酸化反応に参加するため、全体の酸化速度を増すことができる。こうして、形成されるフィールド酸化膜25の厚さは半導体基板20の平面方向に均等になる。よって、マスク層下方の端部に形成されるフィールド酸化膜25も真ん中の部分と大よそ同じ厚さになるため、従来の図4(B)のようなバズピークは形成されない。

【0026】最後に、マスク層である2層構造のシリコン窒化膜22と薄い酸化膜21を順に除去して、略平坦化されたフィールド酸化膜25だけを残すことができる。例えば、熱した燐酸溶液でまずシリコン窒化膜22を除去し、続いてフッ化水素酸を含んだ溶液で薄い酸化膜21を除去すれば、図2(B)に示されるようなフィールド酸化膜25で構成された半導体素子間の分離物の形成が完成する。

【0027】したがって、従来の技術と比較すると、本発明による素子間分離物の形成工程には、以下のように多くの長所がある。本発明の第1の長所として、素子間分離物を形成したい部分(開口部23を介して露出したシリコンウェーハの部分)の半導体基板20に酸素イオンを注入して酸素イオン注入領域24を形成しているため、熱酸化成長法を実施する際の酸化速度を増すことができる。しかも、酸素イオンを斜めに打ち込んでいるため、酸素イオン注入領域24の端部はマスク層の下方向位置に達し、よって形成される素子間分離物の厚さは基板平面方向に均等になり、従来のバズピークの形成を防ぐことができる。このバズピークの形成防止によって、バズピーク形成時に発生する応力や窒素成分の拡散が大幅に抑制可能で、半導体素子の品質向上を図ることができる。

【0028】また、本発明の第2の長所として、半導体基板20の開口部23を介した露出部分には予め酸素イオンが注入されているため、酸化反応の時間を短縮でき、かつ、半導体基板20のより奥深くにフィールド酸化膜15を形成することができる。よって、半導体基板20表面の平坦度をより高めることができ、多層化工程の応用に有利である。

【0029】さらに、本発明の第3の長所として、予め酸素イオン注入領域24を形成しているため、熱酸化成

長法を実施する際の酸化速度を増すことができるので、開口部23の開口の大きさの多少の変化でフィールド酸化膜25の厚さが変化する度合いを抑制でき、再現性にも優れて分離物の厚さが均等になる。

【0030】さらに、本発明の第4の長所として、本発明における改良素子分離法は現行の素子分離法と完全に適合可能であり、酸素イオンを斜めに打ち込む工程を加えるだけで公知技術の上記各種欠点を改善することができる。よって、素子間分離物の各形成工程は複雑化せず生産効率に影響なく、製造コストの大幅増加も避けられ

る。【0031】なお、以上は好ましい実施形態との関連の基で本発明の説明を行ったが、本実施形態の内容は本発明の範囲をそれらのみに限定する趣旨のものではない。本実施形態は、本発明の基本原則と実例を最適な方法で説明するために選択されたものであり、当該技術に熟知した者であれば、本発明の精神と領域を脱しない範囲で変更や潤色を加えることができるものである。したがって、本発明の保護範囲は特許請求の範囲を基準とする。

【0032】また、本実施形態では、図1(A)に示すようにマスク層を、薄い酸化膜21とシリコン窒化膜22の2層構造としたが、図3に示すようにマスク層を、薄い酸化膜21、ポリシリコン膜26およびシリコン窒化膜22の3層構造とすることもできる。このように、マスク層のシリコン窒化膜22と薄い酸化膜21の間に厚さ約200～1000Åのポリシリコン膜26を形成すると、その後の工程でフィールド酸化膜25を形成した場合に、そのフィールド酸化膜25を構成する素子分離物に働く応力をより効果的に緩和することができる。

【0033】

【発明の効果】以上のように本発明によれば、酸素イオンの注入工程において、半導体基板に酸素イオンを斜めに打ち込んだ後に、LOCOS法によって酸素イオンの注入領域に分離物を形成するため、マスク層端部下方部分の反応速度も増すことで、分離物の厚さが均等になり、従来のようなバースピークの形成を防止することが

できる。

【0034】また、このバースピークの形成防止によって、従来、バースピーク形成時に発生する応力や窒素成分の拡散を大幅に抑制することができ、半導体素子の品質を向上させることができる。

【0035】さらに、このように、予め酸素イオンが注入されているため、酸化反応時間を短縮でき、かつ、より奥深くにフィールド酸化膜を形成できることで、半導体基板表面の平坦度をより高めることができる。また、予め酸素イオンが注入されているため、熱酸化成長法を実施する際の酸化速度を増すことができ、開口部の開口の大きさの多少の変化でフィールド酸化膜の厚さが変化する度合いを抑制でき、再現性に優れ分離物の厚さを均等にすることができる。

【図面の簡単な説明】

【図1】本発明の一実施形態における半導体装置の各製造工程の概略構成を示しており、(A)はマスク層の形成工程における縦断面図、(B)は酸素イオン注入工程における縦断面図である。

【図2】本発明の一実施形態における半導体装置の各製造工程の概略構成を示しており、(A)はフィールド酸化膜の形成工程における縦断面図、(B)はマスク層の除去工程における縦断面図である。

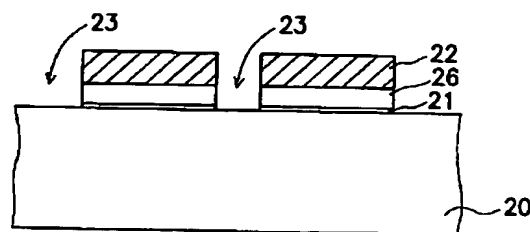
【図3】本発明の他の実施形態における半導体装置のマスク層の形成工程の概略構成を示す縦断面図である。

【図4】従来のLOCOS法を利用して素子間分離物を形成する際の各工程の縦断面図である。

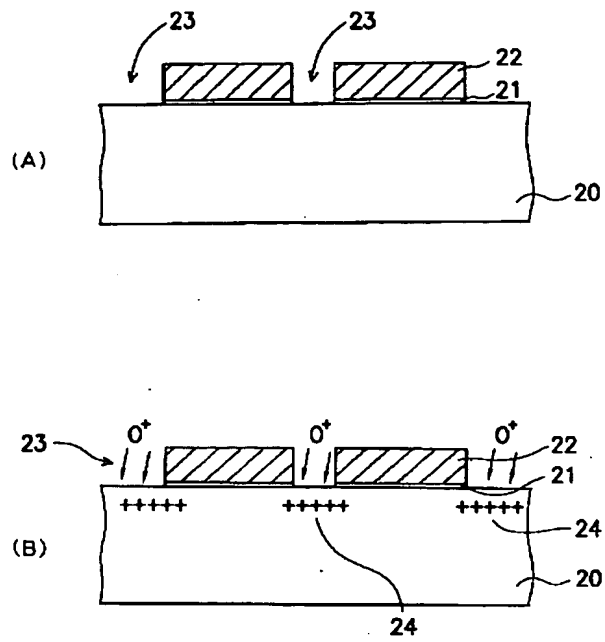
【符号の説明】

20	半導体基板
21	酸化膜
22	シリコン窒化膜
23	開口部
24	酸素イオン注入領域
25	フィールド酸化膜
26	ポリシリコン膜

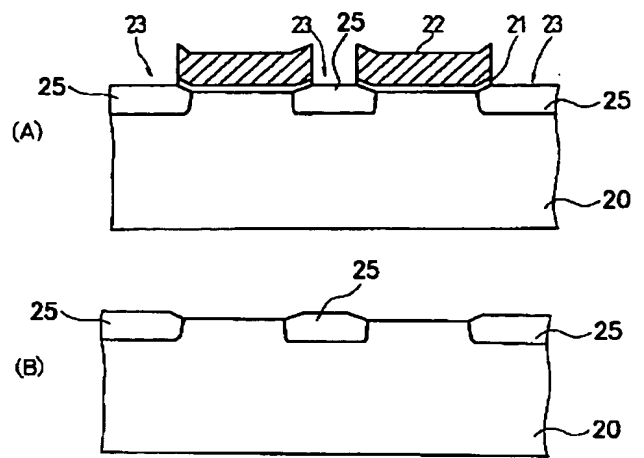
【図3】



【図 1】



【図 2】



【図 4】

